

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 63-245263
 (43)Date of publication of application : 12.10.1988

(51)Int.Cl.

H02M 3/28
 H02M 7/538

(21)Application number : 62-076432

(71)Applicant : TOSHIBA ELECTRIC EQUIP CORP

(22)Date of filing : 31.03.1987

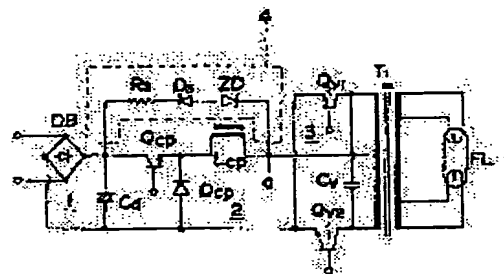
(72)Inventor : YOSHIOKE HIDETSUGU
 NAKANO KATSUAKI

(54) ELECTRIC POWER DEVICE

(57)Abstract

PURPOSE: To facilitate the design, etc., of a protection circuit, by limiting the voltage applied to a main transistor of an inverter by the sum voltage of operating voltage of constant voltage elements and DC input voltage of a chopper.

CONSTITUTION: A power unit is composed of a rectification circuit 1, a chopper 2, and an inverter 3 and feeds the current to a fluorescent lamp FL, the load, from the secondary winding WS of an output transformer 1. An inverter abnormal voltage protection circuit 4 is provided and the anode of a Zener diode ZD is connected to the midpoint of the abovementioned output transformer 1, while the cathode is connected to the positive side output terminal of a rectification circuit 1 through a diode DS for reverse-current prevention and a resistance RS to constitute a power unit. Abnormal voltage is thereby generated by the abnormal oscillating mode in starting, etc. If this voltage is larger than the sum of the Zener voltage of protection circuit 4 and the output of rectification circuit, the abnormal voltage will be fed back and absorbed to the input side of the chopper 2.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the
 examiner's decision of rejection or application converted
 registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of
 rejection]

[Date of requesting appeal against examiner's decision of
 rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A)

昭63-245263

⑪ Int. Cl.⁴

H 02 M 3/28
7/538

識別記号

庁内整理番号

Z-7829-5H
7531-5H

⑬ 公開 昭和63年(1988)10月12日

審査請求 未請求 発明の数 1 (全4頁)

⑭ 発明の名称 電源装置

⑮ 特 願 昭62-76432

⑯ 出 願 昭62(1987)3月31日

⑰ 発 明 者	吉 池 英 嗣	東京都港区三田1丁目4番28号	東芝電材株式会社内
⑱ 発 明 者	中 野 勝 昭	東京都港区三田1丁目4番28号	東芝電材株式会社内
⑲ 出 願 人	東芝電材株式会社	東京都港区三田1丁目4番28号	
⑳ 代 理 人	弁理士 伊東 辰雄	外1名	

明 細 書

1. 発明の名称

電源装置

2. 特許請求の範囲

1. 交流入力を整流平滑する整流回路と、

この整流回路の一方の直流出力端に直列に接続されたスイッチング素子とインダクタ、このスイッチング素子をパルス幅制御された信号でオン・オフ駆動する手段、および上記スイッチング手段とインダクタの接続点と上記整流回路の他方の直流出力端子との間にこの整流回路の出力の極性に対して逆極性に接続されたダイオードを備えたチョップパ回路と、

上記インダクタを定電流インダクタとして兼用する定電流プッシュプル形インバータとを具備する電源装置であって、

上記インダクタとスイッチング素子との直列回路と並列に定電圧素子と抵抗との直列回路を接続したことを特徴とする電源装置。

2. 前記降圧形チョップパのチョッピング周波数

が前記定電流プッシュプル形インバータの出力周波数の1/3の周波数である特許請求の範囲第1項記載の電源装置。

3. 前記インバータの負荷が放電灯である特許請求の範囲第1または2項記載の電源装置。

3. 発明の詳細な説明

[産業上の利用分野]

本発明は、定電流プッシュプル形インバータを用いて交流入力を整流平滑した直流出力より高周波出力を発生し、この際、降圧形チョップパを用いてこのインバータへの直流入力を制御し、上記高周波出力を制御する電源装置に関する。

[従来の技術]

従来、直流入力より降圧形チョップパを用いて可変制御された直流出力を発生し、この直流出力より定電流プッシュプル形インバータを用いて高周波出力を発生し、この高周波出力により蛍光ランプ等の放電灯を点灯する放電灯点灯装置が知られている。

この場合、チョップパは、インバータへの入力電

特開昭63-245263(2)

圧を可変してランプを調光するため、インバータへの入力電圧を安定化してランプを定電力点灯するため、または交流入力を整流した直流入力を平滑化してランプの光出力リップルを少なくするため等、様々な目的で用いられる。

〔発明が解決しようとする問題点〕

ところが、このような電源装置は、交流入力を整流平滑した直流入力をを用いると、電源起動時、異状発振モードとなり、これにより発生する異状電圧によってインバータの主トランジスタが破壊することがあるという不都合があった。また、このような素子破壊を防止するため、従来は、定格の大きな素子を用いたり、サージ電圧吸収素子および回路を付加していた（例えば特開昭57-25175号）。

本発明は、上述の問題点に鑑み、電源起動時における異状電圧による素子の破壊を防止することにある。

〔問題点を解決するための手段〕

上記目的を達成するため本発明では、交流入力

く抑さえることができる。また、このような保護回路は、定数設定等、設計的にも容易であり、しかも回路構成が簡単である。

〔実施例〕

以下図面を用いて本発明の実施例を説明する。第1図は本発明の一実施例に係る電源装置の構成を示す。同図において、整流回路1は、全波整流回路DBおよび平滑用コンデンサCdを備え、図示しない交流電源より平滑整流出力を発生する。

チョッパ2は、整流回路1の正側出力端子とインバータ3の出力トランスT1一次巻線Wpの中心（センタタップ）との間にスイッチングトランジスタQcpとチョーク（インダクタ）Lcpとを直列接続し、トランジスタQcpとチョークLcpとの接続点と整流回路1の負側出力端子との間にダイオードDcpを逆方向に接続してある。なお、トランジスタQcpのベースにはこのトランジスタQcpをオン・オフ駆動する図示しないパルス幅制御回路を接続してある。

定電流プッシュプル形インバータ3は、出力ト

を整流平滑して得られる直流入力をチョッパ回路にて安定化し、その出力より定電流プッシュプル形インバータにて高周波出力を発生する電源装置において、定電流インダクタのインバータ側端子とチョッパの入力側端子との間に定電圧素子を含む保護回路を接続したことを特徴とする。

本発明の一実施態様において、上記チョッパは直流入力端子に直列接続されたスイッチングトランジスタとインダクタとの直列回路を備え、インバータはこのインダクタを定電流インダクタとして兼用しており、上記スイッチングトランジスタとインダクタとの直列回路と並列に定電圧素子と抵抗との直列回路からなる保護回路を接続して、インバータの入力側に発生した異状電圧は直流電源側に帰すようにしている。

〔作用および効果〕

上記構成によれば、インバータの主トランジスタへの印加電圧は定電圧素子の動作電圧とチョッパの直流入力電圧との和電圧によって制限され、上記主トランジスタの定格マージンの見込みを低

ランスT1の一次巻線Wpの中心を定電流チョーク兼用の上記平滑用チョークLcpに接続し、一次巻線Wpの両端にそれぞれトランジスタQv1、Qv1のコレクタを接続するとともに共振用コンデンサC1を接続し、トランジスタQv1、Qv1のエミッタを整流回路1およびチョッパの共通端子（整流回路1の負側出力端子）に接続し、トランジスタQv1、Qv1のベースはそれぞれ出力トランスT1のベース帰還巻線Wbの両端に接続するとともにバイアス抵抗R1、R2を介して出力トランスT1の一次巻線Wpの中心に接続したものである。

上記出力トランスT1の2次巻線Wsには、負荷として例えば蛍光ランプFLを接続する。

インバータ異状電圧保護回路4は、ゼナーダイオードZDのアノードを上記出力トランスT1の中心に接続し、カソードは逆流防止用ダイオードDsおよび抵抗Rsを介して整流回路1の正側出力端子に接続してある。

次に、この電源装置の動作を説明する。

特開昭63-245263(3)

図示しない交流電源を投入して整流回路1から平滑整流出力が発生し、これがチョッパ2に入力されると、上記パルス幅制御回路が所定幅のパルス信号でトランジスタ Q_{cp} をオン・オフ駆動する。これにより、トランジスタ Q_{cp} のエミッタに上記パルス信号に応じた矩形波電圧が発生する。チョーク L_{cp} はこの矩形波電圧を平滑して連続した直流出力をインバータに供給する。

インバータ3ではこの直流出力がバイアス抵抗 $R1$ 、 $R2$ を介してトランジスタ Q_{v1} 、 Q_{v2} にベース電流として与えられる。するとトランジスタ Q_{v1} 、 Q_{v2} はわずかなアンバランスにより一方が先にオンする。今、トランジスタ Q_{v1} が先にオンしたとすると、出力トランス $T1$ の一次巻線 W_p に上向きの電流が流れる。従って、ベース帰還巻線 W_b にトランジスタ Q_{v1} のベース側が正で、トランジスタ Q_{v1} のベース側が負の電圧が誘起され、トランジスタ Q_{v1} はさらにベース電流が流れる。この正帰還により、出力トランス $T1$ の一次巻線 W_p が駆動され、この状態で一次巻線 W_p のイン

ダクタンス分と共振コンデンサ $C1$ の共振により振動電圧が発生する。そして、この振動電圧の極性が反転すると、今度はベース巻線 W_b に逆方向の起電力を生じトランジスタ Q_{v2} をオンする。従って以下同様にしてトランジスタ Q_{v1} 、 Q_{v2} が交互にオンオフされて発振し、出力トランス $T1$ の各巻線に高周波出力が発生する。

ランプ FL は出力トランス $T1$ の二次巻線 W_s に誘起される休止区間の無い高周波出力を供給され、高効率に点灯する。

そして、チョッパ2の出力を可変にすればランプ FL を調光でき、また、チョッパ2の出力、ランプ電流またはランプ輝度等所望の物理量を検出してトランジスタ Q_{cp} のオン・オフデューティを負帰還制御することにより、これらの物理量を安定化することができる。なお、インバータ3への入力される直流に残存するリップルがこれらの制御に悪影響となる場合には、上記物理量を検出する検出系に CR フィルタを付加して検出信号中のリップルを除去するようにすればよい。

この装置は、通常の降圧形チョッパと定電流パルス形インバータとからなる電源装置に対し、チョッパ2の平滑用コンデンサおよびチョークを除去し、チョーク L_{cp} でチョッパ2の平滑用チョークおよびインバータ3の定電流チョークを兼用した構成となっている。また、インバータ3の発振周波数を $40\sim 50\text{kHz}$ とし、チョッパ2のオン・オフ周波数はインバータ3の発振周波数と略等しくしてある。したがって、インバータ3への入力電流は平滑・定電流兼用チョーク L_{cp} により十分に平滑され、コンデンサおよびチョークを除去した影響は少なく、上記通常構成の装置と同様に動作する。一方、コストダウンの効果は大きい。

なお、上記通常構成の装置においては、インバータ3の発振周波数とチョッパ2のオン・オフ周波数とは無関係に設定することができる。しかし、第1図のように構成する場合、一般的には、インバータ3の発振周波数を $20\sim 100\text{kHz}$ とし、チョッパ2のオン・オフ周波数はインバータ3の発

振周波数以下で、 $1/3$ 倍程度以上とするのが好ましい。

ところで、第1図の電源装置においては、起動時、チョッパ2側とインバータ3側とのインピーダンスのミスマッチによりインバータ出力トランス $T1$ に蓄えられたエネルギーが第1図のa点にはね返り、異常発振する。保護回路4が無い場合、この異常発振により主トランジスタ Q_{v1} 、 Q_{v2} の定格を超える異常電圧が発生するおそれがある。

保護回路4においては、この起動時等の異常発振モードにより異常電圧が発生し、この電圧が保護回路4のゼナーダイオード ZD のゼナー電圧と整流回路1の整流出力との和より大きいと、ゼナーダイオード ZD が導通オンし、異常電圧はチョッパ2の入力側に帰還され、吸収される。これにより、インバータ3の主トランジスタに印加される電圧は定格内に収まり、主トランジスタが定格を超える異常電圧を印加されて破壊するのを防止している。

なお、上述においては、負荷として蛍光ランプ

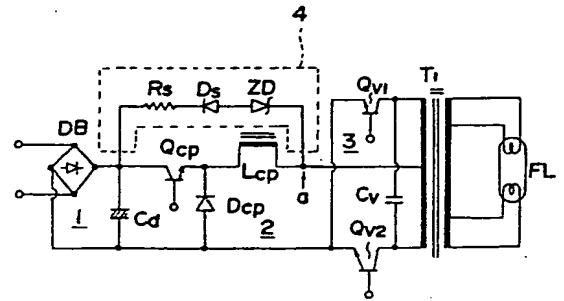
特開昭63-245263(4)

を接続した例について説明したが、代わりに整流回路を接続すれば、リップルの少ない直流電圧を得ることができる。

4. 図面の簡単な説明

第1図は本発明の一実施例に係る電源装置の回路図である。

- 1 : 整流回路、2 : 降圧形チョッパ、
 3 : 定電流プッシュプル形インバータ、
 4 : 異常電圧保護回路、
 ZD : ゼナーダイオード、 D_s : ダイオード、
 R_s : 抵抗、 L_{cp} : 平滑・定電流兼用チョーク、
 FL : 放電灯。



第 1 図

特許出願人 東芝電材株式会社

代理人 弁理士 伊東辰雄

代理人 弁理士 伊東哲也